



Docket No. W&B-INF-860

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231.

By: 

Date: November 27, 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Udo Hartmann
Appl. No. : 09/977,787
Filed : October 15, 2001
Title : Circuit and Method for Testing a Data Memory

CLAIM FOR PRIORITY

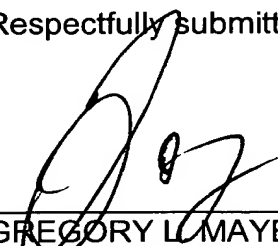
Hon. Commissioner of Patents and Trademarks,
Washington, D.C. 20231

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 100 50 771.9 filed October 13, 2000.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,



GREGORY L. MAYBACK
REG NO. 40,719

Date: November 27, 2001

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/mjb



**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

Aktenzeichen: 100 50 771.9
Anmeldetag: 13. Oktober 2000
Anmelder/Inhaber: Infineon Technologies AG,
München/DE
Bezeichnung: Schaltung zum Testen eines Datenspeichers
IPC: G 11 C 29/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 02. November 2001
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Weihmayr

Beschreibung

Schaltung zum Testen eines Datenspeichers

- 5 Die Erfindung betrifft eine Schaltung und ein Verfahren zum Testen eines Datenspeichers.

Beim Testen der Funktionsfähigkeit von Speichern werden Test-
musterdaten in den Speicher geschrieben und anschließend die
10 gespeicherten Testmusterdaten in eine externe Texteinrichtung
ausgelesen. In der externen Testeinrichtung werden die ausge-
lesenen Testmusterdaten dann mit den eingespeicherten Test-
musterdaten verglichen, um festzustellen, ob eine Speicher-
zelle bzw. ein Speicherbereich defekt ist. Ein solcher Test-
15 ablauf wird gewöhnlich mehrfach mit unterschiedlichen Test-
musterdaten durchgeführt, die in den Speicher eingeschrieben
werden, um die verschiedenartigen möglichen Fehler zu erken-
nen. Dabei werden die Testmusterdaten so gewählt, dass sie
die physikalischen Gegebenheiten des Speichers berücksichti-
20 gen, d.h. es werden insbesondere Kopplungseffekte zwischen
benachbarten Leitungen und/oder Zellen getestet, indem diese
gezielt mit gleichen oder verschiedenen Inhalten geschrieben
werden. Das häufige Beschreiben und Auslesen durch die Test-
einrichtung ist sehr zeitaufwendig und macht ein solches
25 Testverfahren dann sehr kostenintensiv.

Dabei stellt insbesondere die Übertragung der Testmusterdaten
zum Speicherbaustein und die Rückübertragung der Testdaten,
d.h. der Daten die aus dem Speicher ausgelesen werden, zur
30 Testeinrichtung ein Nadelöhr dar.

Es ist daher Aufgabe dieser Erfindung, ein Verfahren und eine
Vorrichtung zur Verfügung zu stellen, womit das Testen eines
Datenspeichers verbessert, insbesondere beschleunigt werden
35 kann.

Diese Aufgabe wird durch die Schaltung nach Anspruch 1 und das Verfahren nach Anspruch 9 gelöst. Weitere vorteilhafte Ausführungsformen sind in den abhängigen Ansprüchen angegeben.

5

Erfindungsgemäß ist eine Schaltung zum Testen eines Datenspeichers vorgesehen, wobei Speicherdaten in den Datenspeicher geschrieben werden, um den Datenspeicher zu testen. Weiterhin ist eine Verarbeitungseinheit vorgesehen, die mit dem Datenspeicher verbunden ist. In der Verarbeitungseinheit werden aus einem Testmusterdatum, das beispielsweise von einer externen Texteinrichtung geliefert wird, Speicherdaten erzeugt, die in dem Datenspeicher gespeichert werden.

15 Dadurch kann in vorteilhafter Weise erreicht werden, dass Testmusterdaten in der Schaltung in Speicherdaten umgewandelt werden, so dass die Menge der Speicherdaten, die im Datenspeicher gespeichert wird, größer ist als die Menge der Testmusterdaten, die an die Verarbeitungseinheit geliefert worden ist. Auf diese Weise dient die Schaltung dazu, den Übertragungsweg zwischen Testeinrichtung und Verarbeitungseinheit bzw. Datenspeicher zu entlasten, indem dort weniger Daten übertragen werden müssen, ohne dass sich die Fehlerabdeckung beim Testen des Datenspeichers verringert.

25

Gemäß einer weiteren Ausführungsform der Erfindung kann vorgesehen sein, dass die Verarbeitungseinheit so ausgelegt ist, dass die im Datenspeicher gespeicherten Speicherdaten in die Verarbeitungseinheit ausgelesen werden. Dabei werden in der Verarbeitungseinheit aus den Speicherdaten Testdaten erzeugt. Aus diesen Testdaten kann beispielsweise in einer Vergleichseinrichtung ermittelt werden, ob im Datenspeicher ein Fehler vorliegt. Da die Menge an Speicherdaten, die in die Verarbeitungseinheit ausgelesen werden, größer sein kann als die Testdaten, die in der Verarbeitungseinheit aus den Speicherdaten erzeugt werden, ist das Erkennen eines Fehlers im

35

Datenspeicher aus den Testdaten einfacher und weniger zeitaufwendig durchzuführen, als mit den Speicherdaten.

Vorzugsweise ist die Verarbeitungseinheit so vorgesehen, dass auf die Testmusterdaten eine erste Funktion und zum Ermitteln der Testdaten aus den im Datenspeicher ausgelesenen Speicherdaten eine zweite Funktion ausgeführt wird. Dabei ist vorzugsweise die zweite Funktion eine Umkehrfunktion zu der ersten Funktion, so dass die Testmusterdaten in Speicherdaten und die eingespeicherten Speicherdaten in Testdaten transformiert werden, wobei bei einer ordnungsgemäßen Arbeitsweise des Datenspeichers die Testmusterdaten den Testdaten entsprechen. Dies hat den Vorteil, dass es für eine Testeinrichtung einfach erkennbar ist, ob ein Fehler im Datenspeicher vorliegt, wenn die Testmusterdaten, die diese an den Datenspeicher gesendet hat, nicht mit den Testdaten, die die Verarbeitungseinheit aus den Speicherdaten ermittelt, übereinstimmen.

Gemäß einer bevorzugten Ausführungsform kann vorgesehen sein, dass die Funktion der Verarbeitungseinheit durch Funktionsdaten definiert wird, die an die Verarbeitungseinheit gesendet werden. Auf diese Weise ist es möglich, die Testmusterdaten während eines Testlaufs auf verschiedene Arten zu verarbeiten, um so verschiedenartige Speicherdaten möglichst effektiv aus den Testmusterdaten zu erzeugen. D.h., mit einer jeweiligen geeigneten Funktion ist es möglich, aus sehr wenigen Testmusterdaten möglichst viele Speicherdaten zu erzeugen, mit denen der Datenspeicher getestet wird.

30

Es kann weiterhin vorgesehen sein, dass die Vergleichseinrichtung so ausgelegt ist, dass sie mehrere Testdaten von der Verarbeitungseinheit erhält und die mehreren Testdaten miteinander vergleicht, um einen Fehler festzustellen. Wenn die Testdaten gemäß einer Umkehrfunktion mit den aus den Testmusterdaten gemäß einer Funktion erzeugten Speicherdaten ermittelt werden, müssen die mehreren Testdaten jeweils zu-

35

einander identisch sein bzw. jeweils den ursprünglichen Testmusterdaten entsprechen. Auf diese Weise kann durch die Vergleichseinrichtung sehr einfach ein Fehler im Datenspeicher erkannt werden, wodurch die Testeinrichtung bei dem Verfahren zur Erkennung eines Fehlers entlastet werden kann. Es ist somit erfindungsgemäß möglich, dass eine Testeinrichtung Testmusterdaten an die erfindungsgemäße Schaltung sendet, die Schaltung Speicherdaten erzeugt, die in dem zu testenden Datenspeicher gespeichert werden, wobei die Menge an Speicherdaten die Menge der Testmusterdaten übersteigt. Anschließend werden die Speicherdaten aus dem Speicher ausgelesen und in der Verarbeitungseinheit in Testdaten zurück transformiert, wobei die Testdaten in der Vergleichseinrichtung miteinander verglichen werden.

Gemäß einer bevorzugten Ausführungsform ist vorgesehen, dass die erfindungsgemäße Schaltung als Speicherbaustein in einer integrierten Schaltung integriert ist, die sich vorzugsweise mit dem zu testenden Datenspeicher auf einem gemeinsamen Substrat befindet. Auf diese Weise kann erreicht werden, dass beim Testen der integrierten Schaltung mit einer Testeinrichtung ein Teil des Testes in dem Speicherbaustein vorgenommen werden kann und durch die geringere Datenmenge, die an den Speicherbaustein zum Testen übertragen werden muss und aus dem Speicherbaustein ausgelesen werden muss, die Testzeit erheblich reduziert werden.

Die Erfindung wird anhand der beigefügten Zeichnung erläutert.

Die einzige Figur zeigt ein Blockschaltbild einer erfindungsgemäßen Schaltung zum Testen eines Datenspeichers 1. Der Datenspeicher wird durch das Schreibblatt 2 beschrieben und mit einem Leselatch 3 ausgelesen. Es ist weiterhin eine Verarbeitungseinheit 4 vorgesehen, die auf einer mit einer Testeinrichtung 21 verbundenen Testdaten-Eingangsleitung 5 anliegende Testmusterdaten gemäß einer Funktion F in drei Spei-

cherdatenpakete auf den Speicherdatenleitungen 6, 7 und 8 an-
liegt. Die Testmusterdaten weisen eine Datenbreite von 8 Bit
auf, aus denen die Verarbeitungseinheit 4 der drei Speicher-
datenpakete zu jeweils 8 Bit erzeugt. Testmusterdaten und die
5 drei Speicherdatenpakete werden als Speicherdaten in das
Schreiblatch 2 übernommen, wo sie für ein ausschließendes
Schreiben über einen Datenbus 9 in den Datenspeicher 1 be-
reitgestellt werden. Der Datenbus 9 weist die vierfache
Breite der ursprünglichen Testmusterdaten auf, nämlich 32
10 Bit. Auf diese Weise werden aus Testmusterdaten in der Test-
musterdaten-Eingangsleitung 5 Speicherdaten erzeugt, wobei
die Größe der Speicherdaten, die über das Schreiblatch 2 in
den Datenspeicher 1 geschrieben werden sollen, das Vierfache
der ursprünglichen Testmusterdaten beträgt. Die Datenbreite
15 der Testmusterdaten bzw. der Vervielfachungsfaktor kann na-
türlich entsprechend dem gewünschten Anwendungsfall angepasst
werden.

Die Funktion, die die Verarbeitungseinheit 4 ausführt, wird
20 beispielsweise von der Testeinrichtung 21 durch Funktionsda-
ten über eine Funktionsdatenleitung 22 vorgegeben, die an die
Verarbeitungseinheit 4 übertragen werden. Es ist somit mög-
lich, während eines Testablaufs die Funktion der Verarbei-
tungseinheit 4 zu verändern, indem neue Funktionsdaten an die
25 Verarbeitungseinheit 4 gesendet werden.

Nachdem der Datenspeicher 1 mit den so erzeugten Speicherda-
ten beschrieben worden ist, werden die im Datenspeicher 1 ge-
speicherten Speicherdaten über den Datenbus 9 in das Lese-
30 latch 3 ausgelesen. Die im Leselatch 3 befindlichen ausgele-
senen Speicherdaten werden nun in vier vorzugsweise gleich-
große Speicherdatenpakete auf die Speicherdatenleitungen
10, 11, 12 und 13 aufgeteilt. Jede dieser Speicherdatenleitungen
10, 11, 12 und 13 besitzt demnach eine Datenbreite von 8 Bit.
35 Das Auslesen aus dem Datenspeicher 1 erfolgt derart, dass
sich auf der Speicherdatenleitung 13 das Speicherdatenpaket
befindet, das von der Testdaten-Eingangsleitung 5 unverändert

über das Schreibblatt 2 in den Datenspeicher 1 geschrieben worden ist. Der Splitfaktor der Speicherdaten bzw. die Datenbreite der erzeugten Testdaten kann natürlich entsprechend dem gewünschten Anwendungsfall angepasst werden.

5

Die Speicherdatenpakete auf den Speicherdatenleitungen 10, 11 und 12 werden durch die Verarbeitungseinheit 4 gemäß einer weiteren Funktion F' verarbeitet. Die weitere Funktion F' ist eine Umkehrfunktion zu der Funktion F , mit der die Testmusterdaten auf der Testdaten-Eingangsleitung 5 in Speicherdatenpakete auf den Speicherdatenleitungen 6, 7 und 8 umgewandelt worden sind. Dazu kann vorgesehen sein, dass die Funktionsdaten, die an die Verarbeitungseinheit 4 gesendet werden, so beschaffen sind, dass daraus entweder die Umkehrfunktion F' durch die Verarbeitungseinheit 4 ermittelbar ist, die Funktion ihre eigene Umkehrfunktion F' darstellt oder dass die Funktionsdaten zwei Algorithmen aufweisen, wobei ein erster Algorithmus gemäß einer Funktion F eine Umwandlung des Testmusterdatums in ein Speicherdatum und ein zweiter Algorithmus die Rückwandlung des Speicherdatums gemäß einer Umkehrfunktion F' in ein Testdatum bewirkt, so dass jedes der Testdaten bei einem ordnungsgemäßen Speichern den Testmusterdaten entspricht.

25

Wenn die Speicherdatenpakete auf den Speicherdatenleitungen 10, 11 und 12 durch die Verarbeitungseinheit 4 bearbeitet worden sind, werden die Ergebnisse als Testdatenpakete auf die Testdatenleitungen 14, 15 und 16 ausgegeben. Durch die Wahl der Funktion, die in der Verarbeitungseinheit 4 ausgeführt wird, müssen nun, wenn die Speicherdaten fehlerfrei im Datenspeicher 1 gespeichert worden sind, die Testdatenpakete auf den drei Testdatenleitungen 10, 11, 12 und der Speicherdatenleitungen 13 zueinander identisch sein. Weiterhin müssen diese bei Verwendung der Umkehrfunktion mit den Testmusterdaten, die zu Beginn an die Schaltung übertragen worden sind, übereinstimmen.

35

Die Testdatenleitungen 14, 15 und 16 sowie die Speicherdatenleitung 13 sind mit einer Vergleichseinrichtung 17 verbunden. Die Vergleichseinrichtung 17 vergleicht die empfangenen Testdatenpakete miteinander und gibt ein Fehlersignal auf eine Fehlersignalleitung 18 aus, sobald mindestens eines der empfangenen Testdatenpakete von den anderen abweicht. Auf diese Weise kann die Schaltung feststellen, ob ein Fehler im Datenspeicher 1 vorliegt, indem überprüft wird, ob die in den Datenspeicher 1 hinein geschriebenen Speicherdaten mit den aus dem Datenspeicher 1 ausgelesenen Speicherdaten übereinstimmen. Stellt die Vergleichseinrichtung 17 fest, dass die empfangenen Testdatenpakete miteinander übereinstimmen, so wird eines der Testdatenpakete über die Testdaten-Ausgangsleitung 19 an die Testeinrichtung 21 übertragen.

Die Fehlerdatenleitung 18 ist optional mit einem Oder-Gatter 20 verbunden, an deren weiteren Eingängen die Ergebnisse verschiedener weiterer Tests auf dem Speicherbaustein anliegen. Ein Ausgang des Oder-Gatters 20 gibt dann ein Fehlersignal aus, sobald mindestens einer der Tests einen Fehler im Speicherbaustein erkannt hat.

Mit dem beschriebenen erfindungsgemäßen Verfahren ist es beispielsweise möglich, dass die Testeinrichtung Testmusterdaten in Größe eines Bytes überträgt, wodurch vier Speicherdatenpakete zu je einem Byte generiert werden, die in den Datenspeicher 1 gespeichert werden. Auf diese Weise braucht beim Testen des Datenspeichers 1 nur ein Viertel der Datenmenge als Testmusterdaten an den Speicherbaustein übertragen werden, wie verfügbarer Speicherplatz im Datenspeicher 1 vorhanden ist. Auf umgekehrte Weise werden die Speicherdaten aus dem Datenspeicher 1 ausgelesen, entsprechend der vorgegebenen Funktion in der Verarbeitungseinheit 4 umgewandelt und dann im Speicherbaustein miteinander verglichen, wodurch ein Fehler feststellbar ist. Liegt kein Fehler vor, wird eines der (zueinander identischen) Testdatenpakete zurück an die Testeinrichtung übertragen, damit diese feststellen kann, ob

evtl. ein weiterer, durch das erfindungsgemäße Verfahren nicht feststellbarer, systematischer Fehler vorliegt, der durch die Vergleichseinrichtung 17 nicht erkannt werden kann.

5 Es ist offensichtlich, dass auf diese Weise Testmusterdaten aus einer Testeinrichtung mit einer Verarbeitungseinheit 4 in eine beliebige große Anzahl von Speicherdaten umgewandelt werden kann, wodurch sich die Menge an Testmusterdaten, die von einer Testeinrichtung zur Verfügung gestellt werden muss,
10 erheblich reduziert. Da die Zeit zum Testen eines Speicherbausteins in erheblichem Maße von der Übertragung von Daten von der Testeinrichtung zum Speicherbaustein oder umgekehrt abhängt, kann dadurch die Testzeit erheblich reduziert werden.

15 Da auf diese Weise aus wenigen Testmusterdaten eine große Menge an Speicherdaten erzeugt werden können, ist vorstellbar, dass die Testmusterdaten ebenfalls in dem Speicherbaustein in einem zusätzlich dafür vorgesehenen Speicher gespeichert
20 chert sind und die Funktion, die die Verarbeitungseinheit 4 ausführen soll, ebenfalls in dem Speicherbaustein vorliegen. Auf diese Weise kann auf das Übertragen von Testmusterdaten von einer Testeinrichtung vollständig verzichtet werden und von dem Speicherbaustein ein Selbsttest durchgeführt werden,
25 so dass der Testeinrichtung lediglich über die Fehlerdatenleitung 18 mitgeteilt wird, ob der Speicherbaustein fehlerhaft ist oder nicht.

Die in der vorangehenden Beschreibung, den Ansprüchen und der
30 Zeichnung offenbarten Merkmale der Erfindung können sowohl einzeln als auch in beliebiger Kombination für die Verwirklichung der Erfindung in ihren verschiedenen Ausführungsformen wesentlich sein.

Patentansprüche

1. Schaltung zum Testen eines Datenspeichers (1), wobei Daten in den Datenspeicher (1) geschrieben werden, um den Datenspeicher (1) zu testen,
5 dadurch gekennzeichnet, dass eine Verarbeitungseinheit mit dem Datenspeicher (1) verbunden ist, um aus einem vorgegebenen Testmusterdatum Speicherdaten zu erzeugen, die in den Datenspeicher (1) geschrieben werden,
10 um den Datenspeicher zu testen.
2. Schaltung nach Anspruch 1, dadurch gekennzeichnet, dass die Verarbeitungseinheit (4) ausgelegt ist, um im Datenspeicher (1) gespeicherte Speicherdaten auszulesen und aus den
15 ausgelesenen Speicherdaten Testdaten zu erzeugen.
3. Schaltung nach Anspruch 2, dadurch gekennzeichnet, dass eine Vergleichseinrichtung (17) vorgesehen ist, die aus den von der Verarbeitungseinrichtung (4) aus den ausgelesenen
20 Speicherdaten erzeugten Testdaten ermittelt, ob im Datenspeicher (1) ein Fehler vorliegt.
4. Schaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Verarbeitungseinheit (4) eine erste
25 Funktion (F) auf das Testmusterdatum anwendet, um die Speicherdaten zu erzeugen, und eine zweite Funktion (F') auf den aus dem Datenspeicher (1) ausgelesenen Speicherdaten angewendet, um die Testdaten zu erzeugen, wobei die zweite Funktion (F') eine Umkehrfunktion zu der ersten Funktion (F) ist.
30
5. Schaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die erste Funktion (F) und die zweite Funktion (F') durch Funktionsdaten definiert sind, die der Verarbeitungseinheit (4) von einer Testeinrichtung (21) vor-
35 gegeben werden.

6. Schaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass zwischen der Verarbeitungseinheit (4) und dem Datenspeicher (1) ein Zwischenspeicher (2) vorgesehen ist, der die aus dem Testmusterdatum erzeugten Speicherdaten zum Schreiben in den Datenspeicher zwischenspeichert.

7. Schaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass ein weiterer Zwischenspeicher (3) vorgesehen ist, der die aus dem Datenspeicher (1) ausgelesenen Speicherdaten zur Verarbeitung in der Verarbeitungseinheit (4) zwischenspeichert.

8. Schaltung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung mit dem Datenspeicher in einem Speicherbaustein integriert ist.

9. Verfahren zum Testen eines Datenspeichers (1), gekennzeichnet durch folgende Schritte:
Empfangen eines vorgegebenen Testmusterdatums;
Verarbeiten der Testmusterdaten mit einer ersten Funktion (F), um Speicherdaten für den Datenspeicher (1) zu erzeugen;
Einspeichern der Speicherdaten in den Datenspeicher (1);
Wiederauslesen der Speicherdaten aus dem Datenspeicher (1);
und Verarbeiten der ausgelesenen Speicherdaten mit einer zweiten Funktion (F'), um Testdaten zum Überprüfen der Funktionsfähigkeit des Datenspeichers zu erzeugen.

10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass mehrere der Testdaten miteinander verglichen werden, um einen Fehler im Datenspeicher festzustellen.

11. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass das vorgegebene Testmusterdatum als ein Speicherdatum für den Datenspeicher dient.

5 12. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Speicherdaten in eine Adresse des Datenspeichers (1) eingespeichert werden.

10 13. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die zweite Funktion (F') eine Umkehrfunktion der ersten Funktion (F) ist.

15 14. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Speicherdaten aus einer Adresse des Datenspeichers (1) ausgelesen werden.

Zusammenfassung

Schaltung zum Testen eines Datenspeichers

- 5 Die Erfindung betrifft eine Schaltung zum Testen eines Datenspeichers. Der Datenspeicher ist mit einer Verarbeitungseinheit verbunden, so dass in der Verarbeitungseinheit aus einem Testmusterdatum Speicherdaten erzeugt werden und diese in dem Datenspeicher gespeichert werden. Weiterhin ist ein Verfahren
- 10 zum Testen eines Datenspeichers vorgesehen, wobei die Testmusterdaten von einer Testeinrichtung empfangen werden, diese mit einer ersten Funktion in Speicherdaten verarbeitet werden und anschließend diese erzeugten Speicherdaten in den Speicherdaten gespeichert werden. Anschließend werden die Speicherdaten aus dem Speicher ausgelesen und gemäß einer zweiten
- 15 Funktion in der Verarbeitungseinheit zu Testdaten verarbeitet.

Bezugszeichenliste

	1	Datenspeicher
	2	Schreiblatch
5	3	Leselatch
	4	Verarbeitungseinheit
	5	Testdaten-Eingangsleitung
	6, 7, 8	Speicherdatenleitungen
	9	Datenbus
10	10, 11, 12, 13	Speicherdatenleitungen
	14, 15, 16	Testdatenleitungen
	17	Vergleichseinrichtung
	18	Fehlerdatenleitung
	19	Testdaten-Ausgangsleitung
15	20	Oder-Gatter
	21	Testeinrichtung
	22	Funktionsdatenleitung

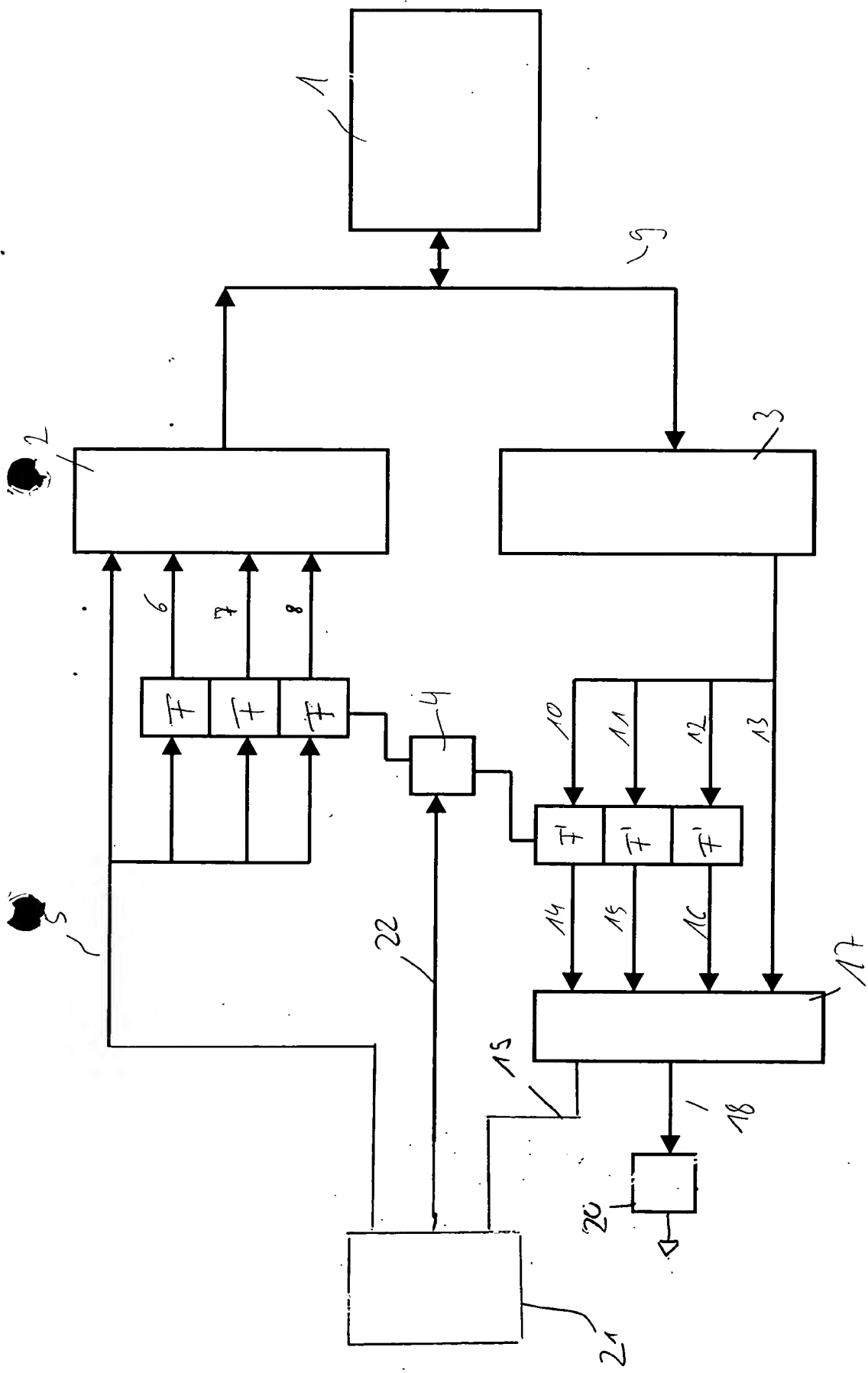


Fig. 1